

## PATENT ABSTRACTS OF JAPAN

(11)Publication number : 64-081236

(43)Date of publication of application : 27.03.1989

(51)Int.Cl.

H01L 21/60

H01L 21/88

(21)Application number : 62-237156

(71)Applicant : HITACHI LTD

(22)Date of filing : 24.09.1987

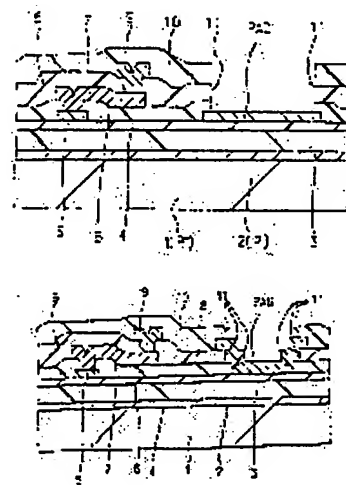
(72)Inventor : ITO TOMOYASU

## (54) SEMICONDUCTOR INTEGRATED CIRCUIT DEVICE

## (57)Abstract:

PURPOSE: To improve humidity resistance by decreasing the number of insulation films between layers below bonding pad by forming bonding pad at the conductive film below conductive layer at the uppermost layer or by partially eliminating the insulation film below bonding pad consisting of conductive film at the uppermost layer.

CONSTITUTION: Bonding pad PAD is constituted, for example, by aluminum film of the first layer which is the same as that of a wiring 5 and insulation films 6, 8, and 10 on the PAD are opened (11) each to allow the bonding pad PAD to be exposed or it is formed by the aluminum film of the uppermost layer (third layer) which is the same as that of a wiring 9 to allow an insulation film between layers 8 of the third layer and an insulation film between films 6 of the second layer to be eliminated. In either case, only an insulation film between layers 4 of the first layer is placed between itself and a field insulation film 3 and various kinds of insulation films of different property are not provided. It gives strength against shock applied on wire bonding and prevents crack to be formed on the insulation film 4.



## LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]



[Example of embodiment III]

As shown in Fig.4, a bonding pad PAD in an example of embodiment III of the present invention is formed with laminating a third layer of aluminum film on a second layer of aluminum film. Thereby, a layer to layer insulation film 8 of a third layer is not placed between the bonding pad PAD and a field insulation film 3, therefore, the crashproof at wire bonding and so on is increased.

⑨ 日本国特許庁(JP)

⑩ 特許出願公開

⑪ 公開特許公報(A) 昭64-81236

⑫ Int.Cl.<sup>4</sup>

識別記号

庁内整理番号

⑬ 公開 昭和64年(1989)3月27日

H 01 L 21/60  
21/88

P-6918-5F  
T-6708-5F

審査請求 未請求 発明の数 1 (全4頁)

⑭ 発明の名称 半導体集積回路装置

⑮ 特 願 昭62-237156

⑯ 出 願 昭62(1987)9月24日

⑰ 発 明 者 伊 藤 智 康 東京都小平市上水本町1450番地 株式会社日立製作所武蔵工場内

⑱ 出 願 人 株式会社日立製作所 東京都千代田区神田駿河台4丁目6番地

⑲ 代 理 人 弁理士 小川 勝男 外1名

明 細 書

1. 発明の名称

半導体集積回路装置

2. 特許請求の範囲

1. 半導体チップ上に層間絶縁膜と導電膜とが交互に複数層ずつ積層され、前記半導体チップの周辺部にはボンディングパッドが配置されている半導体集積回路装置であって、前記ボンディングパッドを最上層の導電膜より下の導電膜で形成するか、又は最上層の導電膜からなるボンディングパッドの下層の層間絶縁膜を部分的に除去して、ボンディングパッドの下層の層間絶縁膜を少くしたことを特徴とする半導体集積回路装置。

2. 前記導電膜及びボンディングパッドはアルミニウム膜からなることを特徴とする特許請求の範囲第1項記載の半導体集積回路装置。

3. 最下層の配線は多結晶シリコン層からなっている特許請求の範囲第1項記載の半導体集積回路装置。

3. 発明の詳細な説明

(産業上の利用分野)

本発明は、半導体集積回路装置に関し、特に、半導体集積回路装置のボンディングパッドに関する。

(従来技術)

半導体チップの周辺部には、集積回路の外部端子としてのボンディングパッドが配置されている。このボンディングパッドは、半導体チップ上の最上層に形成されたアルミニウムで形成する。これは、ボンディングパッドを露出させるための開口の深さをできるだけ浅くするためである。

(発明が解決しようとする問題点)

本発明者が、前記ボンディングパッドについて検討した結果、次の問題点を見出した。

すなわち、最上層のアルミニウム膜でボンディングパッドを形成していたため、その下には酸化シリコン膜やリンシリケートガラス(PSG)膜、SiO<sub>2</sub>膜(塩布ガラス)膜あるいは窒化シリコン膜といった性質の異なる種々の層間絶縁膜が複数層存

在していた。このため、ボンディングワイヤを接続するときの衝撃によって、ボンディングパッドの下層の層間絶縁膜にクラックが入り易く、集積回路の耐湿性を低下させていた。

本発明の目的は、半導体集積回路装置の層間絶縁膜にクラックが入るのを防止することにより、信頼性を高めることにある。

本発明の簡記ならびにその他の目的と新規な特徴は、本明細書の記述及び添付図面によって明らかになるであろう。

(問題点を解決するための手段)

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、下記のとおりである。

すなわち、半導体チップ上に層間絶縁膜と導電膜とが交互に複数層ずつ積層され、半導体チップの周辺部にはボンディングパッドが配置されている半導体集積回路装置において、前記ボンディングパッドを最上層の導電膜より下の導電膜で形成するか、又は最上層の導電膜からなるボンディン

グパッドの下層の層間絶縁膜を部分的に除去して、ボンディングパッドの下層の層間絶縁膜を少くしたものである。

(作用)

上述した手段によれば、ボンディングパッド下の層間絶縁膜の膜質が単一化されるすなわち性質の異なる層間絶縁膜がなくなるので、ワイヤボンディング時等の衝撃に強くなり、クラックが入るのを防止することができる。これにより、半導体集積回路の耐湿性が向上するので、信頼性を高めることができる。

(発明の実施例 I)

以下、本発明の実施例 I を図面を用いて説明する。

第 1 図は、本発明の実施例 I のボンディングパッドの平面図であり、

第 2 図は、第 1 図の A-A 切断線における断面図である。

第 1 図及び第 2 図において、1 は単結晶シリコンからなる基板(半導体チップ)であり、その表

面上には例えば基板 1 の熱酸化による酸化シリコン膜からなるフィールド絶縁膜 3 が形成してあり、またフィールド絶縁膜 3 の下には P チャネルストップパツ 2 を形成してある。4 は例えば CVD 又はプラズマ CVD 等による酸化シリコン膜からなる第 1 層目の層間絶縁膜であり、図示していない例えば CVD による多結晶シリコン膜からなる第 1 層目の配線を覆っている。絶縁膜 4 の上に例えばスパッタによる第 1 層目のアルミニウム膜からなる配線 5 が延在し、この上を例えば低圧 CVD による酸化シリコン膜の上に PSG 膜を積層して構成した第 2 層目の層間絶縁膜 6 が覆っている。絶縁膜 6 の上には、例えばスパッタによる第 2 層目のアルミニウム膜からなる配線 7 が形成してある。そして、この配線 7 は、接続孔を通して配線 5 に接続している。一方、配線 7 の上を、例えば低圧 CVD、プラズマ CVD 等による酸化シリコン膜の上に SOG 膜を積層し、さらにこの上に PSG 膜を積層して構成した第 3 層目の層間絶縁膜 8 が覆っている。絶縁膜 8 の上には例えばスパッタに

よる第 3 層目の(この実施例 I では最上層)のアルミニウム膜からなる配線 9 が設けられ、接続孔を通して配線 7 に接続している。10 は最終保護膜であり、例えばプラズマ CVD による酸化シリコン膜の上に酸化シリコン膜を積層して構成してある。

本実施例 I のボンディングパッド PAD は、第 1 層目のアルミニウム膜からなり、これとフィールド絶縁膜 3 との間に層間絶縁膜 4 のみが介在するようにして、性質の異なる種々の絶縁膜を設けないようにしている。これにより、ワイヤボンディング時等に加る衝撃に強くなり、絶縁膜 4 にクラックが入ることがなくなる。ボンディングパッド PAD の上は、絶縁膜 6、8、10 をそれぞれ開口 11 することにより、ボンディングパッド PAD を露出させている。

(発明の実施例 II)

本発明の実施例 II のボンディングパッド PAD は、第 3 図に示すように、最上層のアルミニウム膜(この実施例 II では第 3 層目)で形成してあるが、ボンディングパッド PAD の下の第 3 層目の

層間絶 縁 8 と第 2 層目の層間絶縁膜 6 を除去することにより、フィールド絶縁膜 3 との間に第 1 層目の層間絶縁膜 4 のみを介在させている。したがって、本実施例 II によっても、前記実施例 I と同様の効果を得ることができる。

また、第 3 層目の層間絶縁膜 8 を除去してなる開口 11 の大きさを、第 2 層目の層間絶縁膜 6 を除去してなる開口 11 より大きくしていることにより、ボンディングパッド PAD の段差を緩やかにしている。

#### 【発明の実施例 III】

本発明の実施例 III のボンディングパッド PAD は、第 4 図に示すように、第 2 層目のアルミニウム膜の上に第 3 層目のアルミニウム膜を積層して構成している。これにより、ボンディングパッド PAD とフィールド絶縁膜 3 の間に第 3 層目の層間絶縁膜 8 が介在しないので、ワイヤボンディング時等の衝撃に強くなる。

以上、本発明を実施例にもとづき具体的に説明したが、本発明は、前記実施例に限定されるもの

ではなく、その要旨を逸脱しない範囲において種々変更可能であることは言うまでもない。

例えば、ワイヤボンディング時の衝撃ばかりでなく、集積回路装置の製造工程の最終段階で電気的試験がなされるが、このときのテスターのプローブを当てるときの衝撃に対しても有効である。

#### 【発明の効果】

本願において開示される発明のうち代表的なものによって得られる効果を簡単に説明すれば、下記のとおりである。

ボンディングパッドを最上層の導電膜より下の導電膜で形成するか、又は最上層の導電膜からなるボンディングパッドの下層の層間絶縁膜を部分的に除去して、ボンディングパッドの下層の層間絶縁膜を少くしたことにより、ボンディングパッド下の層間絶縁膜が、ワイヤボンディング時等の衝撃に強くなるので、クラックが入りにくなり、耐湿性を向上することができる。これにより、半導体集積回路装置の信頼性を高めることができる。

#### 4. 図面の簡単な説明

第 1 図は、本発明の実施例 I のボンディングパッドの平面図であり、

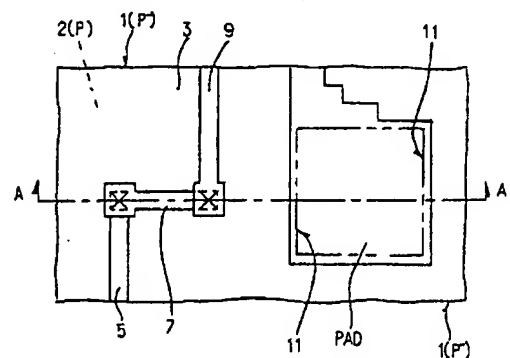
第 2 図は、第 1 図の A-A 切断線における断面図、

第 3 図は、本発明の実施例 II のボンディングパッドの断面図、

第 4 図は、本発明の実施例 III のボンディングパッドの断面図である。

図中、1…半導体基板、2…Pチャネルストップ、3…フィールド絶縁膜、4、6、8、10…絶縁膜、5、7、9…アルミニウム配線、11…開口、PAD…ボンディングパッド。

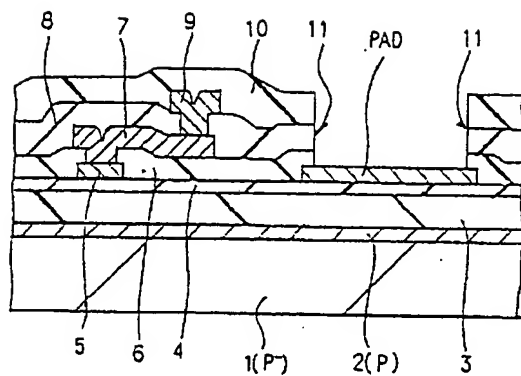
第 1 図



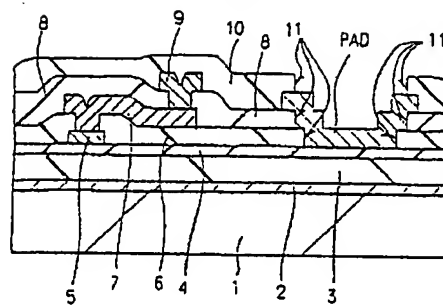
3…フィールド絶縁膜  
4 6 8 10…絶縁膜  
5 7 9…アルミニウム配線  
11…開口  
PAD…ボンディングパッド

代理人 弁理士 小川 勝男

第2図



第3図



第4図

